

Japanese Unexamined Patent Publication Hei 8-237154

[Claim 6]

The card type electron tuner according to Claim 1, wherein on one surface of a double-sided printed board packaged within a case or a multi-layer printed board, there is provided a PLL circuit, and wherein on the other surface, there is provided digital processing means.

(11)特許出願公開番号

特開平8-237154

(43)公開日 平成8年(1996)9月13日

(51)Int.Cl. [°]	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B	1/26		H 0 4 B	A
	1/08			N
	1/16			G

審査請求 未請求 請求項の数14 OL (全 23 頁)

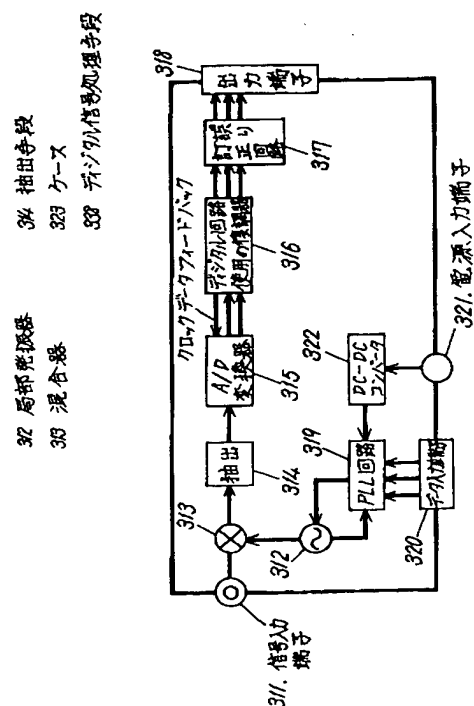
(21)出願番号	特願平7-40849	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成7年(1995)2月28日	(72)発明者	渡辺 裕一 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72)発明者	福谷 淳一 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74)代理人	弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 カード型電子チューナ

(57) 【要約】

【目的】 デジタル放送が受信できるとともに、それに伴うパーソナルコンピュータのハードウェア改造を不要とする。

【構成】 信号入力端子 311 と、局部発振器 312 と、混合器 313 と、出力端子 318 と、PLL 回路 319 と、データ入力端子 320 とをカード型のケース 323 に実装し、混合器 313 と前記出力端子 318 との間にデジタル信号の抽出手段 314 あるいは A/D 変換器 315 の少なくとも一つを有するデジタル信号処理手段 338 を設けた構成としているので、デジタル放送をそのまま受信してパーソナルコンピュータ等へそのデータを取り込むことができる。



【特許請求の範囲】

【請求項 1】 高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力が供給される混合器と、この混合器の出力信号が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力は前記局部発振器の入力に接続される PLL 回路と、この PLL 回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に設けるとともに、前記混合器と前記出力端子との間に抽出手段あるいは A/D 変換器の少なくとも一つを有するデジタル信号処理手段を設けたカード型電子チューナ。

【請求項 2】 高周波信号が入力される信号入力端子をデータ入力端子が装着されるケース横側面あるいはこの横側面近傍の縦側面に設けるとともに、前記データ入力端子の近傍に PLL 回路を設けた請求項 1 記載のカード型電子チューナ。

【請求項 3】 高周波信号が入力される信号入力端子をデータ入力端子が装着される一方のケース横側面に対向する他方のケース横側面あるいはこの横側面近傍の縦側面に設けた請求項 1 記載のカード型電子チューナ。

【請求項 4】 ケース内に実装されたプリント基板の一方の側面近傍に PLL 回路を配置するとともに、他方の側面近傍にデジタル処理手段を配置した請求項 1 記載のカード型電子チューナ。

【請求項 5】 ケース内に実装されたプリント基板に設けられた PLL 回路とデジタル処理手段との間に仕切板を装着した請求項 1 記載のカード型電子チューナ。

【請求項 6】 ケース内に実装された両面プリント基板あるいは多層プリント基板の一方の面に PLL 回路を設けるとともに他方の面にデジタル処理手段を設けた請求項 1 記載のカード型電子チューナ。

【請求項 7】 ケース内に PLL 回路が設けられた第 1 のプリント基板と、デジタル処理手段が設けられた第 2 のプリント基板が収納された請求項 1 記載のカード型電子チューナ。

【請求項 8】 高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力信号が供給される混合器と、この混合器の出力信号が供給される抽出手段と、この抽出手段の出力信号が供給される A/D 変換器と、この A/D 変換器の出力信号が供給される復調器と、この復調器の出力が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力信号は前記局部発振器の入力に接続される PLL 回路と、この PLL 回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に

設けたカード型電子チューナ。

【請求項 9】 高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力信号が供給される混合器と、この混合器の出力信号が供給される抽出手段と、この抽出手段の出力信号が供給される復調器と、この復調器の出力が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力信号は前記局部発振器の入力に接続される PLL 回路と、この PLL 回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に設けたカード型電子チューナ。

【請求項 10】 高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力信号が供給される混合器と、この混合器の出力信号が供給される A/D 変換器と、この A/D 変換器の出力信号が供給される復調器と、この復調器の出力が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力信号は前記局部発振器の入力に接続される PLL 回路と、この PLL 回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に設けたカード型電子チューナ。

【請求項 11】 復調器と出力端子との間に誤り訂正回路を設けた請求項 8 から請求項 10 のいずれか一つに記載のカード型電子チューナ。

【請求項 12】 高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には第 1 の局部発振器の出力が供給される第 1 の混合器と、この第 1 の混合器の出力信号が一方の入力に供給されるとともに他方の入力には第 2 の局部発振器の出力が供給される第 2 の混合器と、この第 2 の混合器の出力信号が供給される出力端子と、前記第 1 の局部発振器の出力が一方の入力に接続されるとともにその出力は前記第 1 の局部発振器の入力に接続される PLL 回路と、この PLL 回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に設けるとともに、前記第 2 の混合器と前記出力端子との間に抽出手段あるいは A/D 変換器の少なくとも一つを有するデジタル信号処理手段を設けたカード型電子チューナ。

【請求項 13】 高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力が供給される混合器と、この混合器の出力信号が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力は前記局部発振器の入力に接続される P

LL回路と、このPLL回路にデータ信号が供給されるデータ入力端子と、前記混合器と前記出力端子との間に抽出手段あるいはA/D変換器の少なくとも一つを有するデジタル信号処理手段とを設けた受信系と、送信信号の入力端子と、この入力端子に接続されたデジタル変調処理手段と、このデジタル変調処理手段の出力信号が供給される送信信号の出力端子とを有する送信系をカード型のケースに実装し、前記出力端子と前記データ入力端子と前記送信信号の入力端子とを前記ケースの一方の横側面に設けたカード型電子チューナ。

【請求項14】 高周波信号が入力される信号入力端子と、デジタル変調処理手段の出力信号が供給される送信信号の出力端子とを接続し、一つの信号入出力端子とした請求項13記載のカード型電子チューナ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、パーソナルコンピュータ等に使用されるメモリーカード等のスロットを利用して、パーソナルコンピュータ等でデジタル放送やデジタル通信を受信するカード型電子チューナに関するものである。

【0002】

【従来の技術】以下、従来のカード型電子チューナを図面に基づいて説明する。図22に示すように従来のカード型電子チューナは、高周波信号が入力される信号入力端子1と、この信号入力端子1の信号が一方の入力に供給されるとともに他方の入力には局部発振器2の出力が接続された混合器3と、この混合器3の出力が接続されるアナログ復調器4と、このアナログ復調器4の出力が接続される出力端子5と、前記局部発振器2の出力が一方の入力に接続されるとともにその出力は前記局部発振器2の入力に接続されるPLL回路6と、このPLL回路6にデータ信号が供給されるデータ入力端子7とを有し、これらの回路をカード型のケース8に実装し、前記高周波信号の信号入力端子1と前記出力端子5と前記データ入力端子7とを前記ケース8の一方の横側面に設けた構成となっていた。

【0003】以上のように構成されたカード型電子チューナをパーソナルコンピュータ等に挿入して、パーソナルコンピュータでデジタル処理の業務を遂行するとともに、このカード型電子チューナに切り換えてテレビジョン番組などを鑑賞していた。

【0004】なお、これに類する技術として、例えば特開平5-14133号公報がある。

【0005】

【発明が解決しようとする課題】しかしながら、このような従来の構成では、復調器4がアナログ放送専用であるため、近年のデジタル変調された放送や通信（以下放送等という）を受信して復調することはできなかった。一方、マルチメディア時代をむかえデジタル変調

された放送・情報通信によりその垣根がなくなりつつある。一つの端末、例えばパーソナルコンピュータ等でのデジタル信号による多面的情報処理を行うべく、どうしてもデジタル変調された放送等を受信したいという要求が強くなってきている。また、このときそれに伴うパーソナルコンピュータ等の改造はできるだけ少ないことが望ましい。そこで、この発明は、デジタル変調された放送等を受信できるとともに、それに伴うハードウェアの改造を必要としないカード型電子チューナを提供することを目的としたものである。

【0006】

【課題を解決するための手段】この目的を達成するために本発明のカード型電子チューナは、高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力が供給される混合器と、この混合器の出力信号が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力は前記局部発振器の入力に接続されるPLL回路と、このPLL回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に設けるとともに、前記混合器と前記出力端子との間に抽出手段あるいはA/D変換器の少なくとも一つを有するデジタル信号処理手段を設けた構成としたものである。

【0007】

【作用】この構成により、混合器と出力端子との間に抽出手段あるいはA/D変換器の少なくとも一つを有するデジタル信号処理手段を設けているので、デジタル変調された放送等をそのまま受信してパーソナルコンピュータ等へそのデータを取り込むことができる。

【0008】また、このカード型電子チューナの外形はカード型のケースとなっているので、メモリーカードのスロットをそのまま使用することができ、パーソナルコンピュータ等のハードウェアを改造する必要はない。

【0009】

【実施例】以下、本発明の一実施例について図面を参照しながら説明する。

【0010】（実施例1）図4は本発明の第1の実施例である。図4において、本発明のカード型電子チューナの電気回路は、高周波信号が入力される信号入力端子111と、この信号入力端子111の信号が一方の入力に供給されるとともに他方の入力には局部発振器112の出力が接続される混合器113と、この混合器113の出力が接続されるデジタル信号の抽出手段114と、この抽出手段114の出力が接続されるローパスフィルタ（図示せず）と、このローパスフィルタに接続されるアナログ回路使用の復調器115と、この復調器115の出力に接続される誤り訂正回路116と、この誤り訂正回路116の出力が接続される出力端子117と、前

記局部発振器112の出力が一方の入力に接続されるとともにその出力は前記局部発振器112の入力に接続されるPLL回路118と、このPLL回路118にデータ信号が供給されるデータ入力端子119と、電源入力端子120と、この電源入力端子120と前記PLL回路118との間に設けられたDC-DCコンバータ121を有している。

【0011】以上のように構成されたカード型電子チューナについて以下にその動作を説明する。

【0012】信号入力端子111に入力された高周波信号は、混合器113と局部発振器112とで選局されて中間周波数になる。この中間周波数は、デジタル信号の抽出手段114とローパスフィルタと復調器115でデジタル処理可能な信号形態に復調される。すなわち、デジタル変調された放送波は(数1)に示すような例えば余弦波(以下余弦波を用いた場合について説明する)で表される。ここで、情報「0」を位相差0とすれば、情報「1」は「0」に比べて180度位相が遅れたものになる。位相が180度遅れるということは、

(数2)に示すように位相差0の余弦波に負の符号を付けたものになる。すなわち、「0」と「1」は(数3)に示すように余弦波に正と負の符号を付けたものとして表すことができる。

【0013】

【数1】

$$0 \cdots \cos \omega t$$

$$1 \cdots \cos (\omega t + 180^\circ)$$

$$\pm \cos \omega t \times \cos \omega t = \pm \frac{1}{2} (1 + 2 \cos 2\omega t)$$

【0019】しかしながら、ここで入力された余弦波と抽出手段114で生成された余弦波との間には多少の周波数のズレや位相のズレが生ずる。そこで、次の復調器115ではアナログ的な共振回路により、余弦波の基本周波数を抽出し、この信号を抽出手段114にフィードバックし、生成される余弦波を正しく補正している。このように、本実施例では、復調器115に從來から使用しているアナログ回路を使用することができるので低価格化が図れる。また図11に示すように抽出手段114には、アナログの局部発振器を用いるので、高い中間周波数(広帯域信号)を入力できる。しかし、フィードバックループの応答速度に限界があるので、それを越えると同期がとれずに誤り率が増える。また、Q信号も有する場合は、I信号、Q信号に分離した後、また最終的には合成したりするので、I軸Q軸の直交精度の悪化による誤り率が増えることも避けられない。したがって、伝送速度が遅くても実用可能な比較的伝送量が小容量(例えば5Kbps程度)のものに向いている。この場合の

【0014】

【数2】

$$\cos (\omega t + 180^\circ) = -\cos \omega t$$

【0015】

【数3】

$$\pm \cos \omega t$$

【0016】更に情報量を増すためには、別の情報

「0」「1」について、位相差を90度、270度に割りつけることもできる。便宜上位相差0度、180度をI信号とし、90度、270度をQ信号としている。それらの座標軸は、その位相差により互いに直交軸をなす。以降の復調については、I軸上と仮定して説明する。

【0017】このようにデジタル変調された信号がカード型電子チューナに入力されると、(数4)に示すように、入力された信号に抽出手段114で、この入力された信号と同じ周波数の余弦波を乗算することにより、定数項と基の周波数の2倍の周波数を有する余弦波となる。ここで、次のローパスフィルタを通すことにより、この2倍の周波数を取り除き定数項を得る。この定数項が結局復調信号である。

【0018】

【数4】

応用製品としてデジタル携帯電話等がある。

【0020】このようにして復調された信号はその後、誤り訂正回路116で誤り訂正がなされる。この誤り訂正された信号は出力端子117からパーソナルコンピュータに向かって出力され、パーソナルコンピュータ内でデジタル処理がなされる。

【0021】次に、これらの回路は、図7に示すように予め定められた外形寸法を有するケース122に実装されている。このケース122はパーソナルコンピュータに挿入されるメモリーカードと同一の外形寸法になっている。例えば縦寸法123は85.6mm、横寸法124は54.0mmとなっている。また、高さ寸法125には3種類あり、その寸法は3.3mmと、5.0mmと、10.5mmである。ここで高さ寸法が10.5mmの場合には、横寸法が85.6mmから最大135.6mmとなる。また前記以外の外形寸法が定められる可能性もある。また、このケース122の外表面は絶縁性のある合成樹脂であり、その内部は導電性を有する金属

メッキとなっている。そしてこの金属メッキはアースと接続されている。なお、他の構成として金属メッキの代わりにシールドカバーや金属フレームとしてもよい。

【0022】このように本発明のカード型電子チューナは、メモリーカードと同一の外形寸法を有しているもので、パーソナルコンピュータのメモリーカード挿入スロットへハードウェアを変更することなくそのまま挿入することができる。したがって、パーソナルコンピュータのハードウェアを変更することなくデジタル変調された放送等を受信することができる。

【0023】次に回路配置について、図5を用いて説明する。図5において、ケース122の一方の横側面126には出力端子117とデータ入力端子119と電源入力端子120とが設けられている。そしてこれらの端子では、ケース122をメモリーカード挿入スロットへ挿入したとき、このスロットの奥に設けられたコネクタに嵌合し、パーソナルコンピュータとの信号のやりとりが行われる。また、この一方の横側面126に対向する他方の横側面127には信号入力端子111が設けられている。そしてこの信号入力端子111にはロッドアンテナ128が装着されている。この信号入力端子111のロッドアンテナの代わりにケーブルで外部アンテナに接続してもよい。

【0024】このように、信号入力端子111がカード型電子チューナのケース122の背面にあるので、高周波信号を直接この信号入力端子111に接続することができる。したがって、パーソナルコンピュータの内部に高周波信号を改めて導入する必要はない。すなわち、パーソナルコンピュータにアンテナ追加をする等のハードウェアを変更することなく、デジタル変調された放送等をパーソナルコンピュータで受信することができる。

【0025】また、ケース122の内部にはプリント基板129が装着されて、このプリント基板129は以下のように回路が配置されている。ここで、信号入力端子111側近傍に内部アンテナ130を設けてもよい。更に、この信号入力端子111近傍に混合器113が配置され、その近傍に局部発振器112が設けられている。また、電源入力端子120の近傍にはDC-DCコンバータ121が金属製（この他に樹脂メッキ等導電性を有するものであれば他の材料でも良い。以下同じ）の仕切板131で区画されて実装されている。そして、データ入力端子119の近傍にはPLL回路118が金属製の仕切板132で区画されて実装されている。更に出力端子117の近傍には金属製の仕切板133で区画された誤り訂正回路116と、この誤り訂正回路116の区画の隣に金属製の仕切板134で区画された復調器115と、この復調器115の隣に金属製の仕切板135で区画された抽出手段114が実装されている。

【0026】即ち、PLL回路118はケース122の一方の縦側面136の近傍に位置し、抽出手段114

と、復調器115と、誤り訂正回路116で構成されるデジタル信号処理手段137はケース122の他方の縦側面138の近傍に位置することになり、PLL回路118とデジタル信号処理手段137の距離は離れている。

【0027】このように、デジタル変調された放送等を受信するカード型電子チューナにおいては、PLL回路118の影響をデジタル信号処理手段137に与えないようにすることが重要である。若し、デジタル信号処理手段137をPLL回路118の近くに配置すると、PLL回路118のクロックパルスの影響で正常なデジタル処理ができなくなってしまう。

【0028】また、他の回路配置について、図6を用いて説明する。図6において、ケース138（ケース138はケース122と同一の外形寸法である。）の一方の横側面139には出力端子117とデータ入力端子119と電源入力端子120とが設けられている。また、信号入力端子111もこの横側面139側に設けられている（図示せず）。なお、この信号入力端子111は、横側面139近傍の一方の縦側面140に設けてもよい。

【0029】したがって、この場合には、パーソナルコンピュータに既に高周波信号が入力されている場合に該当する。

【0030】また、ケース138の内部にはプリント基板141が装着されており、このプリント基板141は以下のように回路が配置されている。ここで、信号入力端子111側近傍に内部アンテナ130が設けられている。なお、この内部アンテナ130は信号入力端子111に高周波信号が入力されている場合には不要となる。次に、電源入力端子120の近傍にはDC-DCコンバータ121が金属製の仕切板142で区画されて実装されている。そして、データ入力端子119の近傍にはPLL回路118が金属製の仕切板143で区画されて実装されている。更に出力端子117の近傍には金属製の仕切板144で区画された誤り訂正回路116と、この誤り訂正回路116の区画の隣に金属製の仕切板145で区画された復調器115と、この復調器115の隣に金属製の仕切板146で区画された抽出手段114が実装されている。

【0031】即ち、この場合においても、PLL回路118はケース138の一方の縦側面140の近傍に位置し、抽出手段114と、復調器115と、誤り訂正回路116で構成されるデジタル信号処理手段137はケース138の他方の縦側面147の近傍に位置することになり、PLL回路118とデジタル信号処理手段137の距離は離れている。この理由も図5の場合と同じである。

【0032】図5あるいは図6において何れもPLL回路118とデジタル信号処理手段137とは、金属製の仕切板（132と143あるいは133・134・1

35と144・145・146)で仕切られている。このように、PLL回路118とデジタル信号処理手段137との間を金属製の仕切板で仕切ることにより、両回路の分離度は向上しデジタル信号処理手段137にPLL回路118が影響を与えることはない。また、図5、図6何れも一方の面に部品を集約し、他方の面にパターンや印刷抵抗などにすると、より薄型化を図ることができる。

【0033】図8はケース148(ケース148はケース122と同一外形寸法である。)内に多層プリント基板149を装着し、その一方の面にPLL回路118を装着するとともに他方の面にデジタル信号処理手段137を装着したカード型電子チューナである。ここで、150はコイル等の調整部品を外部から調整するための孔である。図9は多層プリント基板149の要部断面図である。151は多層プリント基板149の内部層であり、この内部層151の銅箔にはアースが接続されて、PLL回路118とデジタル信号処理手段137とを分離している。なお、多層プリント基板149の代わりに両面プリント基板を使用することも可能である。なお、両面に部品を実装する場合、ケース148の厚みの略中心にプリント基板を実装するのが、スペースの効率上好ましい。

【0034】図10はケース152(ケース152はケース122と同一外形寸法である。)内に2枚のプリント基板153と154とを2段に重ねて収納し、その一方のプリント基板153にPLL回路118を装着するとともに他方のプリント基板154にデジタル信号処理手段137を装着したカード型電子チューナである。ここで、155はコイル等の調整部品を外部から調整するための孔である。このように、2枚のプリント基板153と154とを設けて、その各々のプリント基板153、154の部品実装側を外側に向けて、PLL回路118とデジタル信号処理手段137とを分離している。また、2枚に分けてあれば、デジタル信号処理手段137のプリント基板のみの交換でデジタル信号の容量に応じた展開、仕向地別展開、他の機能オプション追加等が容易である。そして、2枚のプリント基板の間に仕切板を挿入すれば妨害を減らすことができる。

【0035】図11は、抽出手段114の説明図である。図11(a)は1軸抽出手段114aであり、図11(b)は直交したI信号とQ信号を抽出する2軸抽出手段114bである。前者はFSK、BPSK、後者はQPSK、QPR、QAM等に用いられる。

【0036】(実施例2)図12は本発明の第2の実施例である。図12において、本発明のカード型電子チューナの電気回路は、高周波信号が入力される信号入力端子211と、この信号入力端子211の信号が一方の入力に供給されるとともに他方の入力には局部発振器212の出力が接続される混合器213と、この混合器21

3の出力が接続されるA/D変換器214と、このA/D変換器214の出力が接続されるデジタル回路使用の復調器215と、この復調器215の出力に接続される誤り訂正回路216と、この誤り訂正回路216の出力が接続される出力端子217と、前記局部発振器212の出力が一方の入力に接続されるとともにその出力は前記局部発振器212の入力に接続されるPLL回路218と、このPLL回路218にデータ信号が供給されるデータ入力端子219と、電源入力端子220と、この電源入力端子220と前記PLL回路218との間に設けられたDC-DCコンバータ221を有している。

【0037】以上のように構成されたカード型電子チューナについて以下にその動作を説明する。

【0038】信号入力端子211に入力された高周波信号は、混合器213と局部発振器212とで選局されて中間周波数になる。この中間周波数の情報はデジタル変調された例えば余弦波であり、以下余弦波として説明する。まずこの余弦波がそのまま時間軸で細かく分割されて、A/D変換器214でデジタル変換される。そして、このデジタル情報はそのまま復調器215内に取り込まれてデジタル的に周波数および位相情報を取り出し、クロックデータとしてA/D変換器214へフィードバックし同期検波する。また位相については復調器215内で同期検波することもできる。その場合A/D変換器214は周波数のみ同期する擬似同期検波を行う。このように余弦波の情報をそのままデジタル的に処理するので、復調による位相のズレは少ない。特に、I信号Q信号に分かれていないので、I/Q軸の直交精度が良い。よって、誤り率は低い。また、デジタルIC化の技術を用いれば回路構成も簡単であり小型化に適していると考えられる。しかし、現状では余弦波情報をそのままデジタル的に扱う高速A/D変換器214や復調器215は高価なものである。また、現状ではクロック周波数が十分高いものはない。よって、低周波狭帯域の信号に限定される。狭帯域の例としては、6MHz帯のCATVがある。この場合、QAM方式を用いて30Mbpsの伝送量がある。このようにして得られた復調信号はその後、誤り訂正回路216で誤り訂正がなされる。この誤り訂正された信号は出力端子217からパーソナルコンピュータに向かって出力され、パーソナルコンピュータ内でデジタル処理がなされる。

【0039】次に回路配置について、図13を用いて説明する。図13において、ケース222(ケース222はケース122と同一の外形寸法である。)の一方の横側面226には出力端子217とデータ入力端子219と電源入力端子220とが設けられている。そしてこれらの端子は、ケース222をメモリーカード挿入スロットへ挿入したとき、このスロットの奥に設けられたコネクタに嵌合し、パーソナルコンピュータとの信号のやりとりが行われる。また、この一方の横側面226に対向

する他方の横側面 227 には信号入力端子 211 が設けられている。そしてこの信号入力端子 211 にはロッドアンテナ 228 が装着されている。なお、ロッドアンテナ 228 の代わりに外部アンテナを用いても良い。

【0040】このように、信号入力端子 211 がカード型電子チューナのケース 222 の背面にあるので、高周波信号を直接この信号入力端子 211 に接続することができる。したがって、パーソナルコンピュータの内部に高周波信号を導入する必要はない。すなわち、パーソナルコンピュータのハードウェアを変更することなく、デジタル放送等をパーソナルコンピュータで受信することができる。

【0041】また、ケース 222 の内部にはプリント基板 229 が装着されて、このプリント基板 229 は以下のように回路が配置されている。ここで、信号入力端子 211 側近傍に内部アンテナ 230 を設けてもよい。更に、この信号入力端子 211 近傍に混合器 213 が配置され、その近傍に局部発振器 212 が設けられている。また、電源入力端子 220 の近傍には DC-DC コンバータ 221 が金属製の仕切板 231 で区画されて実装されている。そして、データ入力端子 219 の近傍には PLL 回路 218 が金属製の仕切板 232 で区画されて実装されている。更に出力端子 217 の近傍には金属製の仕切板 233 で区画された誤り訂正回路 216 と、この誤り訂正回路 216 の区画の隣に金属製の仕切板 234 で区画された復調器 215 と、この復調器 215 の隣に金属製の仕切板 235 で区画された A/D 変換器 214 が実装されている。

【0042】即ち、PLL 回路 218 はケース 222 の一方の縦側面 236 の近傍に位置し、A/D 変換器 214 と、復調器 215 と、誤り訂正回路 216 で構成されるデジタル信号処理手段 237 はケース 222 の他方の縦側面 238 の近傍に位置することになり、PLL 回路 218 とデジタル信号処理手段 237 の距離は離れている。

【0043】このように、デジタル放送を受信するカード型電子チューナにおいては、PLL 回路 218 の影響をデジタル信号処理手段 237 に与えないようにすることが重要である。若し、デジタル信号処理手段 237 を PLL 回路 218 の近くに配置すると、PLL 回路 218 のクロックパルスの影響で正常なデジタル処理ができなくなってしまう。

【0044】また、他の回路配置について、図 14 を用いて説明する。図 14 において、ケース 239 (ケース 239 はケース 122 と同一の外形寸法である。) の一方の横側面 240 には出力端子 217 とデータ入力端子 219 と電源入力端子 220 とが設けられている。また、信号入力端子 211 もこの横側面 240 側に設けられている (図示せず)。なお、この信号入力端子 211 は、横側面 240 近傍の一方の縦側面 241 に設けても

よい。

【0045】したがって、この場合には、パーソナルコンピュータに既に高周波信号が入力されている場合に該当する。

【0046】また、ケース 239 の内部にはプリント基板 242 が装着されており、このプリント基板 242 は以下のように回路が配置されている。ここで、信号入力端子 211 側近傍に内部アンテナ 230 が設けられている。なお、この内部アンテナ 230 は信号入力端子 211 に高周波信号が入力されている場合には不要となる。次に、電源入力端子 220 の近傍には DC-DC コンバータ 221 が金属製の仕切板 243 で区画されて実装されている。そして、データ入力端子 219 の近傍には PLL 回路 218 が金属製の仕切板 244 で区画されて実装されている。更に出力端子 217 の近傍には金属製の仕切板 245 で区画された誤り訂正回路 216 と、この誤り訂正回路 216 の区画の隣に金属製の仕切板 246 で区画された復調器 215 と、この復調器 215 の隣に金属製の仕切板 247 で区画された A/D 変換器 214 が実装されている。

【0047】即ち、この場合においても、PLL 回路 218 はケース 239 の一方の縦側面 241 の近傍に位置し、A/D 変換器 214 と、復調器 215 と、誤り訂正回路 216 で構成されるデジタル信号処理手段 237 はケース 239 の他方の縦側面 248 の近傍に位置することになり、PLL 回路 218 とデジタル信号処理手段 237 の距離は離れている。この理由も図 13 の場合と同じである。

【0048】図 13 あるいは図 14 において何れも PLL 回路 218 とデジタル信号処理手段 237 とは、金属製の仕切板 (232 と 244 あるいは 233・234・235 と 245・246・247) で仕切られている。このように、PLL 回路 218 とデジタル信号処理手段 237 との間を金属製の仕切板で仕切ることにより、両回路の分離度は向上しデジタル信号処理手段 237 に PLL 回路 218 が影響を与えることはない。

【0049】なお、本実施例においても、図 8、図 9、図 10 に開示した実装も考えられる。また、図 13、図 14 何れも一方の面に部品を集約し、他方の面にパターンや印刷抵抗などにすると、より薄型化を図ることができる。

【0050】(実施例 3) 図 1 は本発明の第 3 の実施例である。図 1 において、本発明のカード型電子チューナの電気回路は、高周波信号が入力される信号入力端子 311 と、この信号入力端子 311 の信号が一方の入力に供給されるとともに他方の入力には局部発振器 312 の出力が接続される混合器 313 と、この混合器 313 の出力が接続される抽出手段 314 と、この抽出手段 314 の出力が接続されるローパスフィルタ (図示せず) と、このローパスフィルタの出力が接続される A/D 変

換器 315 と、この A/D 変換器 315 の出力が接続されるデジタル回路使用の復調器 316 と、この復調器 316 の出力に接続される誤り訂正回路 317 と、この誤り訂正回路 317 の出力が接続される出力端子 318 と、前記局部発振器 312 の出力が一方の入力に接続されるとともにその出力は前記局部発振器 312 の入力に接続される PLL 回路 319 と、この PLL 回路 319 にデータ信号が供給されるデータ入力端子 320 と、電源入力端子 321 と、この電源入力端子 321 と前記 PLL 回路 319 との間に設けられた DC-DC コンバータ 322 を有している。

【0051】以上のように構成されたカード型電子チューナについて以下にその動作を説明する。

【0052】信号入力端子 311 に入力された高周波信号は、混合器 313 と局部発振器 312 とで選局されて中間周波数になる。この中間周波数は実施例 1 で述べたように、抽出手段 314 で入力されたデジタル変調波にこの変調波と略等しい例えば余弦波を乗算して、定数項として抽出される情報を抽出する。そして、このとき同時に現れる 2 倍の周波数については、次に挿入されているローパスフィルタで除去される。しかしながら、変調波と抽出手段 314 内で生成する余弦波とでは若干の周波数ズレや位相ズレが生ずる。この若干のズレに起因する情報は次の A/D 変換器 315 とデジタル回路の復調器 316 で復調する。したがって、抽出手段 314 は実施例 1 に示したようにアナログの局部発振器を用いているので高い中間周波数（即ち広帯域の信号）を入力できるという特徴を有する。抽出手段 314 に実施例 1 に示したようなフィードバックを要しないとき、局部発振器 312 は固定のときもある。一方、フィードバックをかければ誤り率は少なくなる。また、A/D 変換器 315 やデジタル回路を使用した復調器 316 は、抽出手段 314 で生ずる若干の周波数および位相のズレによる復調を補うのみで良いので、その処理速度は高速である必要はなく、低価格の復調器が実現できる。このようにして得られた復調信号は、その後、誤り訂正回路 317 で誤り訂正がなされる。この誤り訂正された信号は出力端子 318 からパーソナルコンピュータに向かって出力され、パーソナルコンピュータ内でデジタル処理がなされる。よって、現段階では最も高い周波数（即ち広帯域、例えば衛星放送では 20 MHz）が許容され、伝送量も QPSK で 40 Mbps と大容量が得られる。

【0053】次に回路配置について、図 2 を用いて説明する。図 2 において、ケース 323（ケース 323 はケース 122 と同一の外形寸法である。）の一方の横側面 326 には出力端子 318 とデータ入力端子 320 と電源入力端子 321 とが設けられている。そしてこれらの端子は、ケース 323 をメモリーカード挿入スロットへ挿入したとき、このスロットの奥に設けられたコネクタに嵌合し、パーソナルコンピュータとの信号のやりとり

が行われる。また、この一方の横側面 326 に対向する他方の横側面 327 には信号入力端子 311 が設けられている。そしてこの信号入力端子 311 にはロッドアンテナ 328 が装着されている。また、信号入力端子 311 に外部アンテナをケーブル接続しても良い。

【0054】このように、信号入力端子 311 がカード型電子チューナのケース 323 の背面にあるので、高周波信号を直接この信号入力端子 311 に接続することができる。したがって、パーソナルコンピュータの内部に高周波信号を導入する必要はない。すなわち、パーソナルコンピュータのハードウェアを変更することなく、デジタル放送等をパーソナルコンピュータで受信することができる。また、ケース 323 の内部にはプリント基板 329 が装着されて、このプリント基板 329 は以下のように回路が配置されている。ここで、信号入力端子 311 側近傍に内部アンテナ 330 を設けてもよい。更に、この信号入力端子 311 近傍に混合器 313 が配置され、その近傍に局部発振器 312 が設けられている。また、電源入力端子 321 の近傍には DC-DC コンバータ 322 が金属製の仕切板 331 で区画されて実装されている。そして、データ入力端子 320 の近傍には PLL 回路 319 が金属製の仕切板 332 で区画されて実装されている。更に出力端子 318 の近傍には金属製の仕切板 333 で区画された誤り訂正回路 317 と、この誤り訂正回路 317 の区画の隣に金属製の仕切板 334 で区画された復調器 316 と、この復調器 316 の隣に金属製の仕切板 335 で区画された A/D 変換器 315 と、この A/D 変換器 315 の隣に金属製の仕切板 336 で区画された抽出手段 314 が実装されている。

【0055】即ち、PLL 回路 319 はケース 323 の一方の縦側面 337 の近傍に位置し、抽出手段 314 と、A/D 変換器 315 と、復調器 316 と、誤り訂正回路 317 で構成されるデジタル信号処理手段 338 はケース 323 の他方の縦側面 339 の近傍に位置することになり、PLL 回路 319 とデジタル信号処理手段 338 の距離は離れている。

【0056】このように、デジタル放送等を受信するカード型電子チューナにおいては、PLL 回路 319 の影響をデジタル信号処理手段 338 に与えないようにすることが重要である。若し、デジタル信号処理手段 338 を PLL 回路 319 の近くに配置すると、PLL 回路 319 のクロックパルスの影響で正常なデジタル処理ができなくなってしまう。

【0057】また、他の回路配置について、図 3 を用いて説明する。図 3 において、ケース 340（ケース 340 はケース 122 と同一の外形寸法である。）の一方の横側面 341 には出力端子 318 とデータ入力端子 320 と電源入力端子 321 とが設けられている。また、信号入力端子 311 もこの横側面 341 側に設けられている（図示せず）。なおこの信号入力端子 311 は、横側

面 341 近傍の一方の縦側面 342 に設けてもよい。

【0058】したがって、この場合には、パーソナルコンピュータに既に高周波信号が入力されている場合に該当する。

【0059】また、ケース 340 の内部にはプリント基板 343 が装着されており、このプリント基板 343 は以下のように回路が配置されている。ここで、信号入力端子 311 側近傍に内部アンテナ 330 が設けられている。なお、この内部アンテナ 330 は信号入力端子 311 に高周波信号が入力されている場合には不要となる。次に、電源入力端子 321 の近傍には DC-DC コンバータ 322 が金属製の仕切板 344 で区画されて実装されている。そして、データ入力端子 320 の近傍には PLL 回路 319 が金属製の仕切板 345 で区画されて実装されている。更に出力端子 318 の近傍には金属製の仕切板 346 で区画された誤り訂正回路 317 と、この誤り訂正回路 317 の区画の隣に金属製の仕切板 347 で区画された復調器 316 と、この復調器 316 の隣に金属製の仕切板 348 で区画された A/D 変換器 315 と、この A/D 変換器 315 の隣に金属製の仕切板 349 で区画された抽出手段 314 が実装されている。

【0060】即ち、この場合においても、PLL 回路 319 はケース 340 の一方の縦側面 350 の近傍に位置し、抽出手段 314 と、A/D 変換器 315 と、復調器 316 と、誤り訂正回路 317 で構成されるデジタル信号処理手段 338 はケース 340 の他方の縦側面 351 の近傍に位置することになり、PLL 回路 319 とデジタル信号処理手段 338 の距離は離れている。この理由も図 2 の場合と同じである。

【0061】図 2 あるいは図 3 において何れも PLL 回路 319 とデジタル信号処理手段 338 とは、金属製の仕切板 (332 と 345 あるいは 333・334・335・336 と 346・347・348・349) で仕切られている。このように、PLL 回路 319 とデジタル信号処理手段 338 との間を金属製の仕切板で仕切ることにより、両回路の分離度は向上しデジタル信号処理手段 338 に PLL 回路 319 が影響を与えることはない。

【0062】なお、本実施例においても、図 8、図 9、図 10 に開示した実装も考えられる。また、図 2、図 3 何れも一方の面に部品を集約し、他方の面にパターンや印刷抵抗などにすると、より薄型化を図ることができる。

【0063】(実施例 4) 図 15 は本発明の第 4 の実施例である。図 15 において、本発明のカード型電子チューナの電気回路は、高周波信号が入力される信号入力端子 411 と、この信号入力端子 411 の信号が一方の入力に供給されるとともに他方の入力には第 1 の局部発振器 412 の出力が接続される第 1 の混合器 413 と、この第 1 の混合器 413 の出力が接続される中間周波数増

幅器 414 と、この中間周波数増幅器 414 の出力が一方の入力に接続されるとともに、他方の入力には第 2 の局部発振器 415 の出力が接続される第 2 の混合器 416 と、この第 2 の混合器 416 の出力が接続される抽出手段 417 と、この抽出手段 417 の出力が接続されるローパスフィルタ (図示せず) と、このローパスフィルタの出力が接続される A/D 変換器 418 と、この A/D 変換器 418 の出力が接続されるデジタル回路使用の復調器 419 と、この復調器 419 の出力に接続される誤り訂正回路 420 と、この誤り訂正回路 420 の出力が接続される出力端子 421 と、前記第 1 の局部発振器 412 の出力が一方の入力に接続されるとともにその出力は前記第 1 の局部発振器 412 の入力に接続される PLL 回路 422 と、この PLL 回路 422 にデータ信号が供給されるデータ入力端子 423 と、電源入力端子 424 と、この電源入力端子 424 と前記 PLL 回路 422 との間に設けられた DC-DC コンバータ 425 を有している。そしてこれらの回路は、前記実施例と同じくケース 122 と同一のケースに収納されている。また、部品配置に関しては、第 1 の混合器 413 と第 1 の局部発振器 412 および第 2 の混合器 416 と第 2 の局部発振器 415 との間にそれぞれ金属製の仕切板を挿入してアイソレーションを良くして、お互いに妨害を与えないように配慮することが重要である。

【0064】以上のように構成されたカード型電子チューナについて以下にその動作を説明する。

【0065】信号入力端子 411 に入力された例えば略 300 MHz の高周波信号は、第 1 の混合器 413 と第 1 の局部発振器 412 とで選局されて例えば略 27 MHz の第 1 の中間周波数になる。この中間周波数は第 2 の混合器 416 と第 2 の局部発振器 415 で再び周波数が変換されて、例えば略 450 KHz の第 2 の中間周波数となる。この第 2 の中間周波数を復調するには、実施例 3 で述べたように、抽出手段 417 で入力されたデジタル変調波にこの変調波と略等しい例えば余弦波を乗算して、定数項として抽出される情報を抽出する。そして、このとき同時に現れる 2 倍の周波数については、次に挿入されているローパスフィルタで除去される。しかしながら、変調波と抽出手段 417 内で生成する余弦波とでは若干の周波数ズレや位相ズレが生ずる。この若干のズレに起因する情報は次の A/D 変換器 418 とデジタル回路の復調器 419 で復調する。そして、その後誤り訂正回路 420 で誤り訂正がなされる。この誤り訂正された信号は出力端子 421 からパーソナルコンピュータに向かって出力され、パーソナルコンピュータ内でデジタル処理がなされる。

【0066】このように本実施例においては、混合器を 2 個有しているのでイメージ妨害を少なくすることができる。したがって、周波数間隔の少ない高密度通信が可能となる。

【0067】なお、本実施例においても、図5、図6、図8、図9、図10に開示した実装も考えられる。

【0068】（実施例5）図16は本発明の第5の実施例である。図16において、本発明のカード型電子チューナの電気回路は、高周波信号が入出力される信号入出力端子511と、この信号入出力端子511の信号が接続されるデュプレクサ512と、このデュプレクサ512の出力が一方の入力に供給されるとともに他方の入力には第1の局部発振器513の出力が接続された第1の混合器514と、この第1の混合器514の出力信号が接続される抽出手段515と、この抽出手段515の出力に接続されたローパスフィルタ（図示せず）と、このローパスフィルタの出力に接続されたA/D変換器516と、このA/D変換器516の出力に接続されたデジタル回路使用の復調器517と、この復調器517の出力に接続された誤り訂正回路518と、この誤り訂正回路518の出力に接続された出力端子519と、前記第1の局部発振器513の出力が一方の入力に接続されるとともにその出力は前記第1の局部発振器513の入力に接続される第1のPLL回路520と、この第1のPLL回路520にデータ信号が供給される第1のデータ入力端子521と、電源入力端子522と、この電源入力端子522と前記PLL回路520との間に設けられたDC-DCコンバータ523と、送信信号の入力端子524と、この入力端子524に接続されたデジタル変調処理手段525と、このデジタル変調処理手段525の出力が一方の入力に接続されるとともに他方の入力には第2の局部発振器526の出力が接続された第2の混合器527と、この第2の混合器527の出力と前記デュプレクサ512の入力との間に接続された高周波増幅回路528と、前記第2の局部発振器526の出力が一方の入力に接続されるとともにその出力は前記第2の局部発振器526の入力に接続される第2のPLL回路529と、この第2のPLL回路529にデータ信号が供給される第2のデータ入力端子530とを有している。また、第2のPLL回路529には、DC-DCコンバータ523の出力が接続されている。

【0069】そしてこれらの回路は、前記実施例と同じくケース122と同一のケースに収納されている。このことにより、本発明のカード型電子チューナをパーソナルコンピュータのハードウェアを改造することなく、メモリーカードのスロットへそのまま挿入することができる。

【0070】また、部品配置に関しては、第1の局部発振器513と第2の局部発振器526およびデジタル変調処理手段525と第2のPLL回路529との間のアイソレーションを良くして、お互いに妨害を与えないように配慮することが重要である。すなわち、実施例1の図5、図6、図8、図9、図10と同様の考え方となる。

【0071】以上のように構成されたカード型電子チューナについて以下にその動作を説明する。

【0072】先ず、受信系について説明すると、信号入出力端子511に入力された高周波信号は、デュプレクサ512を通過して、混合器514と局部発振器513とで選局されて中間周波数になる。この中間周波数は実施例3で述べたように、抽出手段515と、A/D変換器516と、デジタル回路の復調器517でデジタル復調される。この復調信号は、その後、誤り訂正回路518で誤り訂正がなされる。この誤り訂正された信号は出力端子519からパーソナルコンピュータに向かって出力され、パーソナルコンピュータ内でデジタル処理がなされる。続いて送信系について述べる。送信信号の入力端子524に入力された信号は、デジタル変調処理手段525で例えば（数3）の如くデジタル変調される。このデジタル変調された信号は、次の第2の混合器527と第2の局部発振器526で例えば略300MHzの搬送波にのせられ高周波増幅器528で電力増幅される。そして、この高周波増幅器528の出力は、デュプレクサ512を通過して、信号入出力端子511に出力される。デュプレクサ512は送信系の信号が受信系へ回り込むのを防止するために挿入したものである。

【0073】このように、本発明のカード型電子チューナは、受信系に加えて送信系を有しているので双方のデジタル伝送が可能である。

【0074】次に回路配置について、図17を用いて詳細に説明する。図17において、ケース531（ケース531はケース122と同一の外形寸法である。）は、2分割されて送信系と受信系とが実装されている。ここで、受信系については実施例3と同様の考え方であるので送信系について述べる。

【0075】ケース531の一方の横側面532には送信信号の入力端子524と第2のデータ入力端子530が設けられている。そしてこれらの端子は、ケース531をメモリーカード挿入スロットへ挿入したとき、このスロットの奥に設けられたコネクタに嵌合し、パーソナルコンピュータとの信号のやりとりが行われる。また、この一方の横側面532に対向する他方の横側面533には信号入出力端子511が設けられている。そしてこの信号入出力端子511にはロッドアンテナ534が装着されている。また外部アンテナとケーブル接続してもよい。

【0076】このように、信号入出力端子511がカード型電子チューナのケース531の背面にあるので、高周波デジタル信号を直接この信号入出力端子511に接続することができる。したがって、パーソナルコンピュータの内部に高周波信号を導入する必要はない。すなわち、パーソナルコンピュータのハードウェアを変更することなく、デジタル放送等をパーソナルコンピュー

タで送受信することができる。また、ケース531の内部にはプリント基板535が装着されており、このプリント基板535は以下のように回路が配置されている。ここで、信号入出力端子511側近傍に内部アンテナ536を設けてもよい。更に、この信号入出力端子511近傍にデュプレクサ512と第2の混合器527と第2の局部発振器526がこの順に一方の横側面532に向かって設けられている。また、デュプレクサ512の出力は受信系の区画室537へ配線される。

【0077】デジタル変調処理手段525は、金属製の仕切板539にかこまれて一方の縦側面540側に設けられており、横側面532側に設けられた送信信号入力端子524に隣接して設けられている。送信系と受信系は金属製の仕切板541で仕切られている。第2のPLL回路529は、金属製の仕切板542に仕切られて横側面532に設けられた第2のデータ入力端子530に隣接して設けられている。

【0078】即ち、デジタル変調処理手段525は、第2のPLL回路529とは離れた位置に実装されるとともにその間は仕切板539・542で高周波的に絶縁されている。また、第2の局部発振器526と受信系内に実装された第1の局部発振器513も空間距離を設けるとともに仕切板541で高周波的に絶縁されている。

【0079】また、他の回路配置について、図18を用いて説明する。図18において、ケース545（ケース545はケース122と同一の外形寸法である。）は、金属製の仕切板546で2分割されて一方の縦側面547側に送信系が実装され、他方の縦側面548側に受信系が実装されている。ここで、受信系については実施例3と同様の考え方であるので送信系について述べる。

【0080】ケース545の一方の横側面549には、送信信号の入力端子524と第2のデータ入力端子530が設けられている。そしてこれらの端子は、ケース545をメモリーカード挿入スロットへ挿入したとき、このスロットの奥に設けられたコネクタに嵌合し、パーソナルコンピュータとの信号のやりとりが行われる。また、この一方の横側面549あるいはこの横側面549近傍の縦側面548に信号入出力端子511が設けられている。また信号入出力端子511は、横側面549にあってもよい。

【0081】また、ケース545の内部にはプリント基板550が装着されて、このプリント基板550は以下のように回路が配置されている。信号入出力端子511近傍にデュプレクサ512が設けられている。513は受信系内に設けられた第1の局部発振器である。527は第2の混合器であり、送信系内の他方の横側面551近傍に設けられている。第2の局部発振器526が一方の縦側面547側に設けられている。

【0082】デジタル変調処理手段525は、金属製の仕切板552にかこまれて一方の縦側面547側に設

けられ、横側面549側に設けられた送信信号入力端子524に隣接して設けられている。第2のPLL回路529は、金属製の仕切板553に仕切られて、横側面549に設けられた第2のデータ入力端子530に隣接するとともに、他方の縦側面548側に設けられている。

【0083】即ち、デジタル変調処理手段525は、第2のPLL回路529とは離れた位置に実装されるとともにその間は仕切板552・553で高周波的に絶縁されている。また、第2の局部発振器526と受信系内に実装された第1の局部発振器513間は空間距離を設けるとともに仕切板546で高周波的に絶縁されている。

【0084】このように送信系・受信系を有したカード型電子チューナについて、以下にその使われ方の一例を示す。

【0085】図19は、娯楽機として利用された例である。図19において、560はパーソナルコンピュータであり、561はこのパーソナルコンピュータ560のメモリーカード挿入スロットに挿入された双方向カード型電子チューナである。外部からのデジタル放送波は、パーソナルコンピュータ560内に設けられたアンテナ560aで受信される。この情報はパーソナルコンピュータ560のキーボード560bや表示部560c等を用いて、画面分割したり、文字挿入したりして加工される。この加工情報は、カード型電子チューナの信号入出力端子511から有線あるいは無線でVTR562（この他に、ミニディスク：MD、デジタルビデオディスク：DVD等がある）のメモリスロットに挿入されたカード型電子チューナ563で受信されて記録される。また、このカード型電子チューナ561から出力される信号はプリンタ等でハードコピーすることもできるし、他のパーソナルコンピュータやTVに伝送することでその様子をモニタすることもできる。また、図19ではスロット側と逆方向に送信出力がある場合を説明したが、送信出力をスロット側にしてパーソナルコンピュータ560内のアンテナ560aより送信しても良い。

【0086】図20は、ビジネスに利用された例である。図20において、570はパーソナルコンピュータであり、外出先等で発生したビジネス情報の処理のためにパーソナルコンピュータ570に挿入された双方向カード型電子チューナ571を用いて、公衆電話572あるいは携帯電話573を本社のホストコンピュータと接続する例である。使い方としては、ホストコンピュータにあるデータを読み込んで、その場で見積りを提示し、商談が成立すれば即座にホストコンピュータに対し発注に基づく生産指令を出すといった具合である。

【0087】受信については、デジタル携帯電話を用いる際、既にカード型チューナ内で混合器と局部発振器を有しているので、ブロック図に示すようにデュプレクサの出力へ接続すればよいが、デジタル公衆電話を用

いる際は、ベースバンドで送信されてくる場合があるため、その時はカード型チューナの混合器と局部発振器は不要となる。これらを勘案しカード型チューナにその混合器・局部発振器をスルーさせる切換えスイッチを設けることでデジタル携帯電話、デジタル公衆電話の両方への対応が可能となる。また、カード型チューナ内の受信系のデジタル処理手段においては周波数・伝送量に応じ抽出手段あるいはA/D変換器の何れか一方を有するのみで足りる場合もある。

【0088】一方、送信については、カード型チューナのデジタル変調処理手段以降の混合器や局部発振器は内蔵していない。即ち、デジタル携帯電話を用いる際はカード型チューナのデジタル変調処理手段の出力は、接続端子を介してデジタル携帯電話の送信系の混合器の入力に供給すれば良い。また、デジタル公衆電話を用いた際は、ベースバンド送信の場合ならカード型チューナのデジタル変調処理手段からの出力を直接供給すればよい。

【0089】なお、デジタル公衆電話の回線がISDNが導入されたところはプロトコルをあわせれば「0」「1」情報をそのまま入出力できるので、その場合については、カード型チューナはプロトコル処理手段を追加するとともに送信系・受信系ともスルーする切換えスイッチを設けてあれば対応できる。なお、送信系の回路増をふまえ574のように凸部を有する形であってもよい。

【0090】図21は、工場生産等を利用された例である。図21において、580はパーソナルコンピュータであり、このパーソナルコンピュータ580から双方向カード型電子チューナ581を用いて、離れた場所にある工作機械582や計測機械583を制御するものである。そして、これらの工作機械582や計測機械583から得られた情報（例えば、歩留まり等）もこれらの機械内に挿入された双方向カード型電子チューナ584から得ることができる。この場合は送信・受信とも混合器と局部発振器を有する。

【0091】

【発明の効果】以上のように本発明のカード型電子チューナによれば、高周波信号が入力される信号入力端子と、この信号入力端子の信号が一方の入力に供給されるとともに他方の入力には局部発振器の出力が供給された混合器と、この混合器の出力信号が供給される出力端子と、前記局部発振器の出力が一方の入力に接続されるとともにその出力は前記局部発振器の入力に接続されるPLL回路と、このPLL回路にデータ信号が供給されるデータ入力端子とをカード型のケースに実装し、前記出力端子と前記データ入力端子を前記ケースの一方の横側面に設けるとともに、前記混合器と前記出力端子との間に抽出手段あるいはA/D変換器の少なくとも一つを有するデジタル信号処理手段を設けた構成としているの

で、デジタル放送をそのまま受信してパーソナルコンピュータ等へそのデータを取り込むことができる。

【0092】また、このカード型電子チューナはカード形状をしているので、メモリーカードのスロットをそのまま使用することができ、パーソナルコンピュータ等のハードウェアを改造する必要はない。

【図面の簡単な説明】

【図1】本発明の第3実施例によるカード型電子チューナのブロック図

【図2】図1の回路配置図

【図3】他の例の回路配置図

【図4】本発明の第1の実施例によるカード型電子チューナのブロック図

【図5】図4の回路配置図

【図6】他の例の回路配置図

【図7】図4の外形斜視図

【図8】図7の断面図

【図9】図8の要部拡大断面図

【図10】他の例を示す断面図

【図11】(a)は、1軸抽出手段の説明用のブロック図

(b)は、2軸抽出手段の説明用のブロック図

【図12】本発明の第2の実施例によるカード型電子チューナのブロック図

【図13】図12の回路配置図

【図14】他の例の回路配置図

【図15】本発明の第4の実施例によるカード型電子チューナのブロック図

【図16】本発明の第5の実施例によるカード型電子チューナのブロック図

【図17】図16の回路配置図

【図18】他の例の回路配置図

【図19】カード型電子チューナの娯楽への利用を示す説明図

【図20】カード型電子チューナのビジネスへの利用を示す説明図

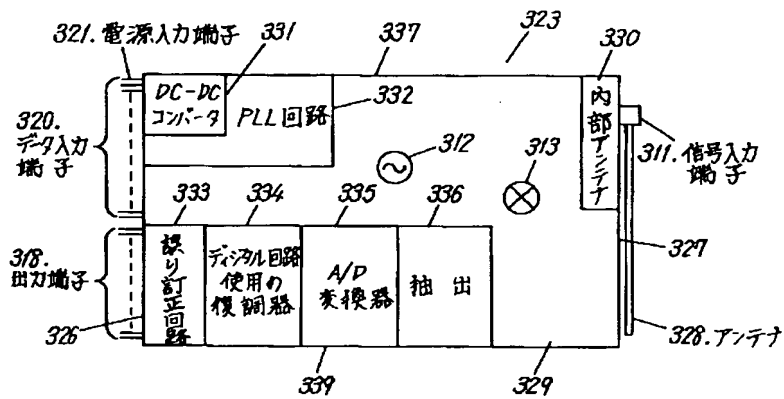
【図21】カード型電子チューナの工場生産等への利用を示す説明図

【図22】従来のカード型電子チューナのブロック図

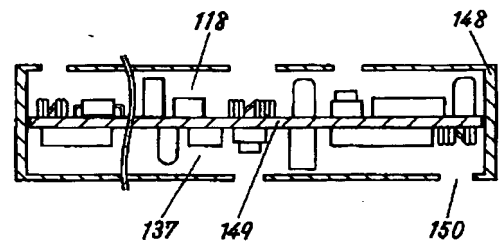
【符号の説明】

- 311 信号入力端子
- 312 局部発振器
- 313 混合器
- 314 抽出手段
- 315 A/D変換器
- 318 出力端子
- 319 PLL回路
- 320 データ入力端子
- 323 ケース
- 338 デジタル信号処理手段

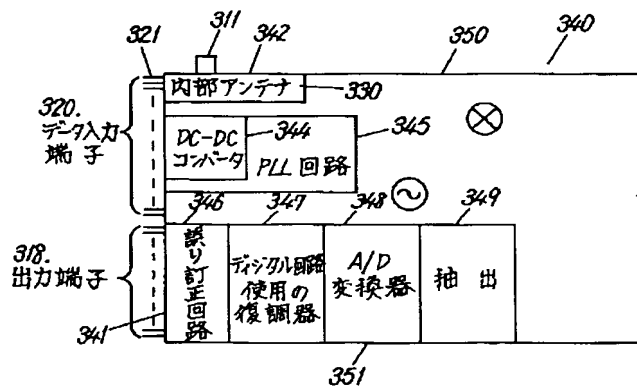
【図2】



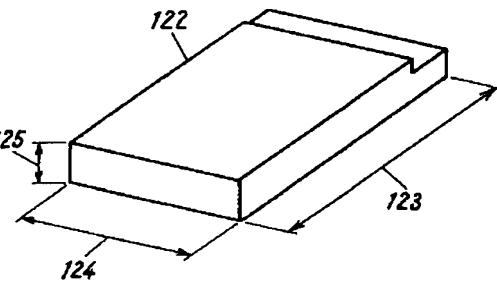
【図8】



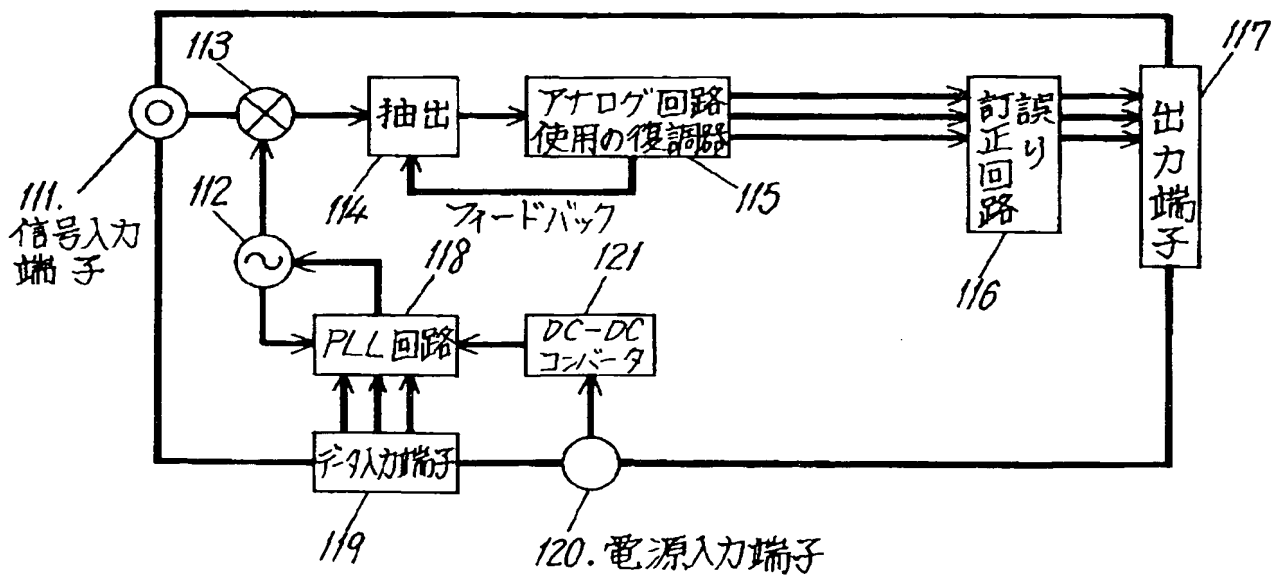
【図3】



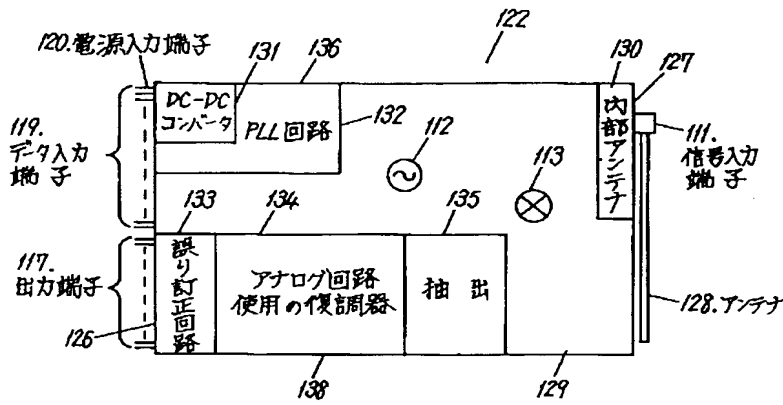
【図7】



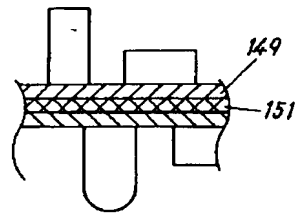
【図4】



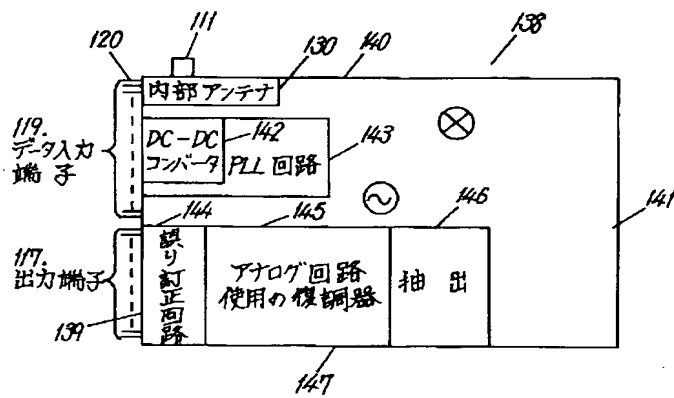
【図 5】



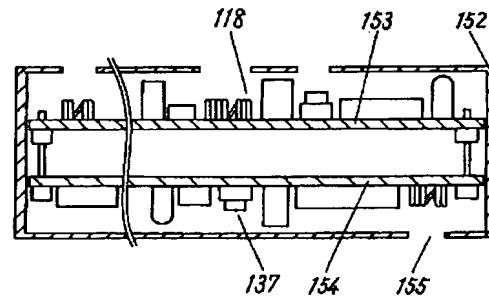
【図 9】



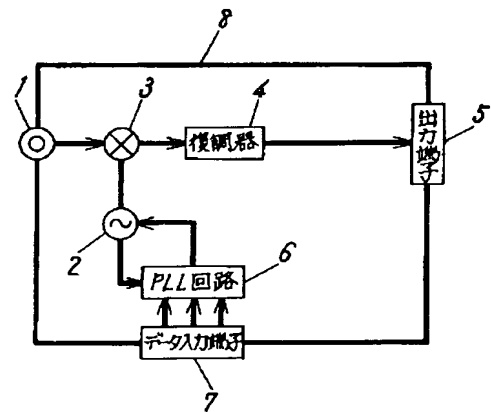
【図 6】



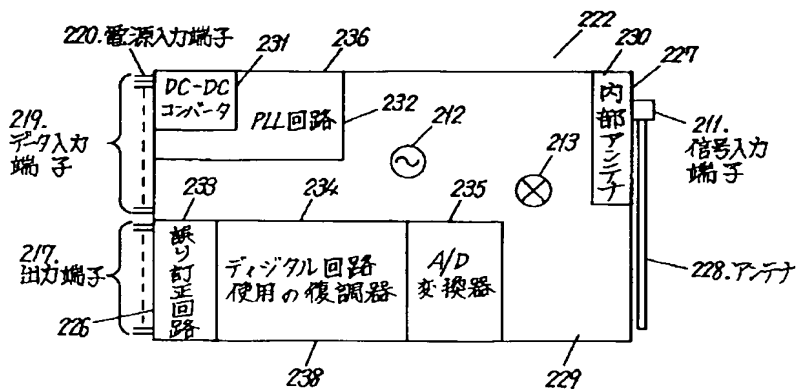
【図 10】



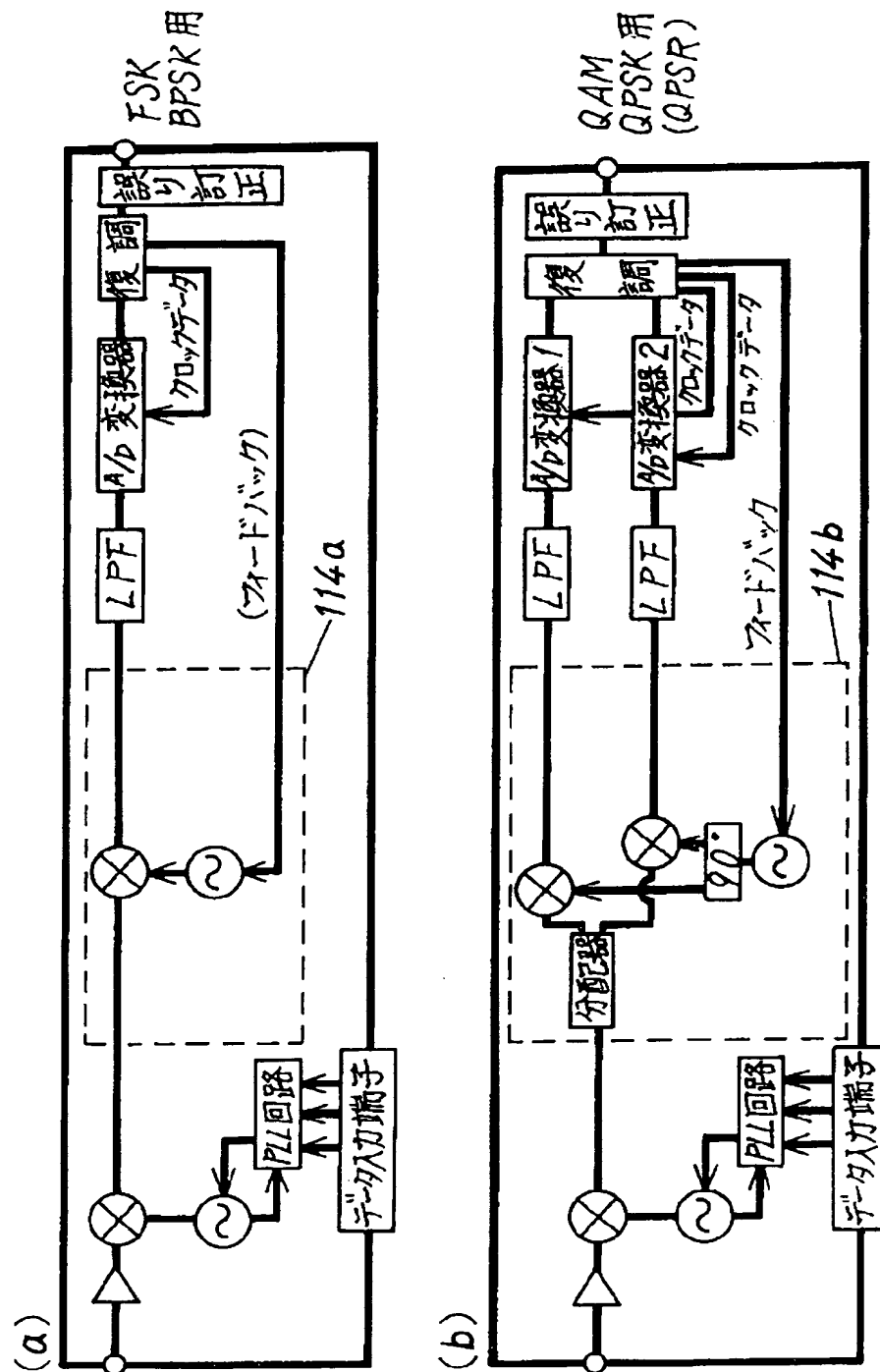
【図 22】



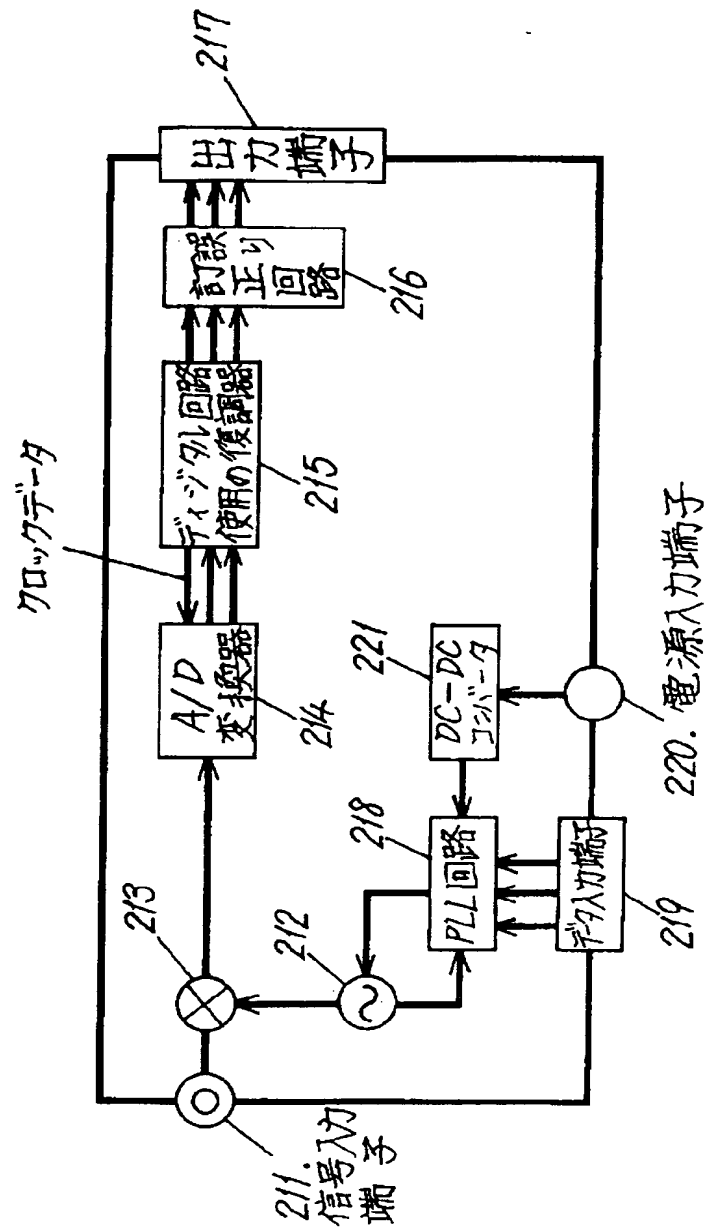
【図 13】



【図 11】

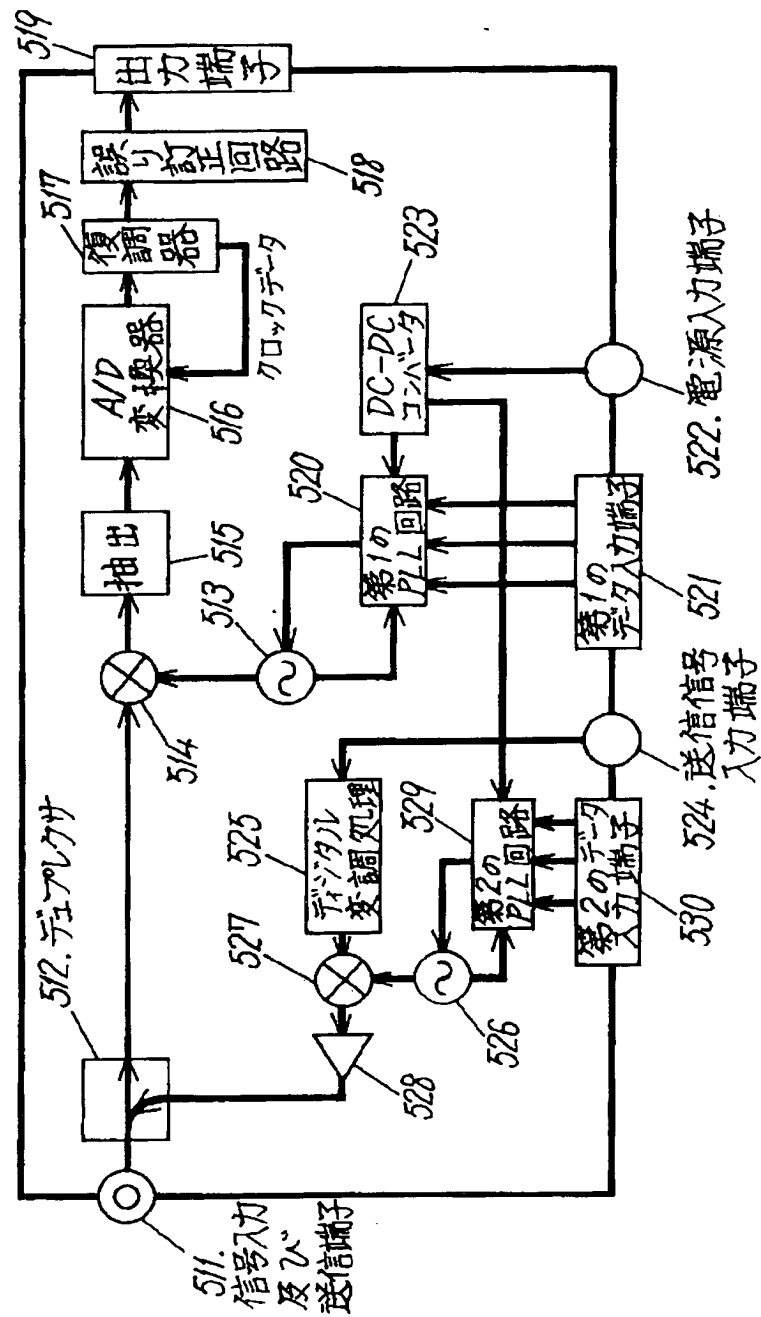


【図 12】

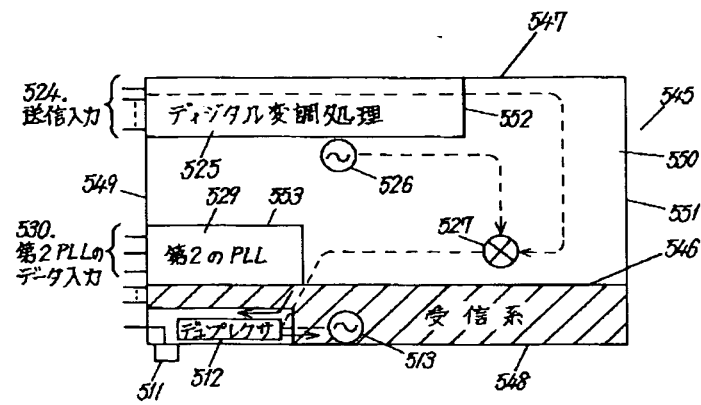


[illegible]

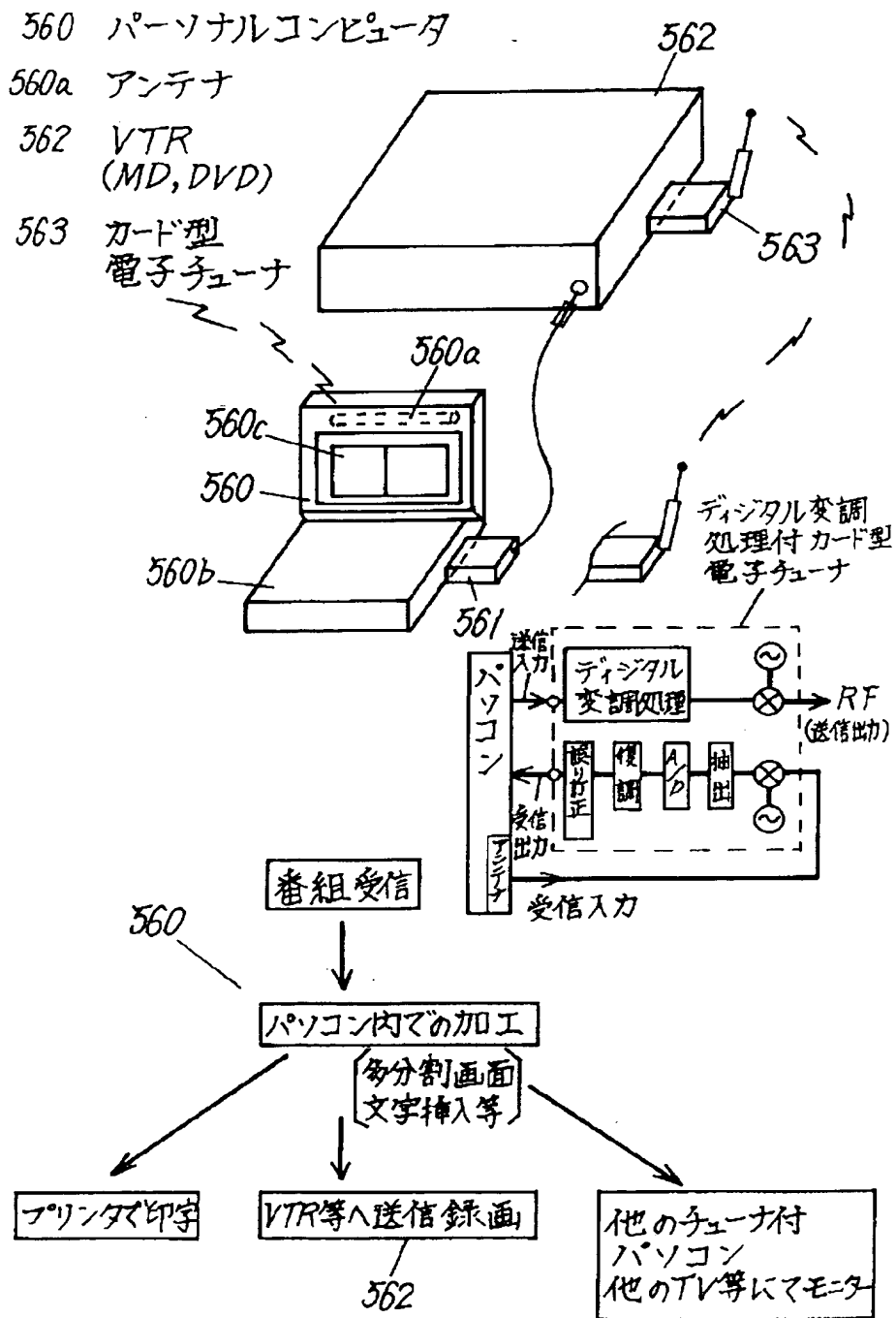
【図 16】



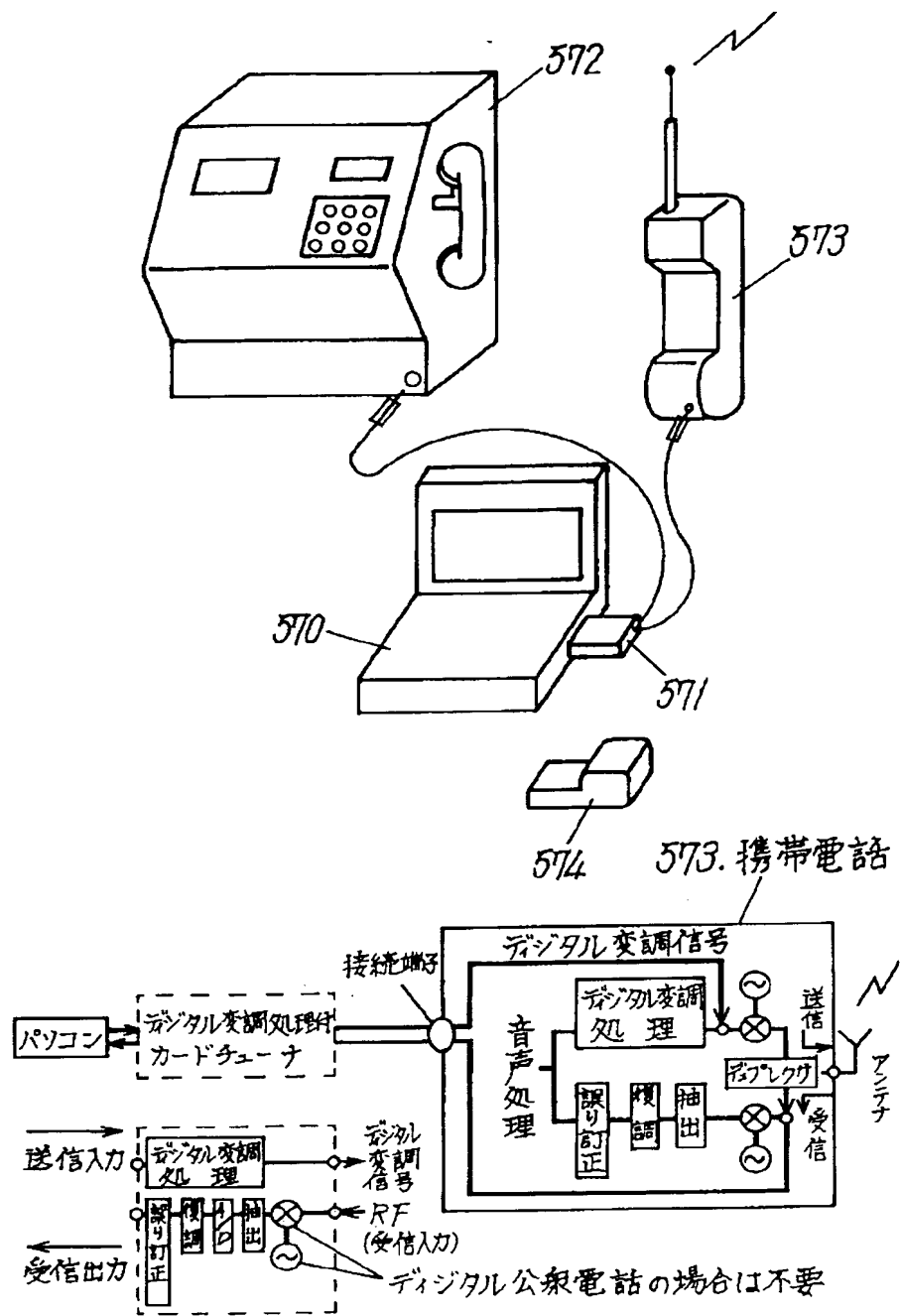
【図18】



【図19】



【図 20】



【図 2 1】

